

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2001年3月1日 (01.03.2001)

PCT

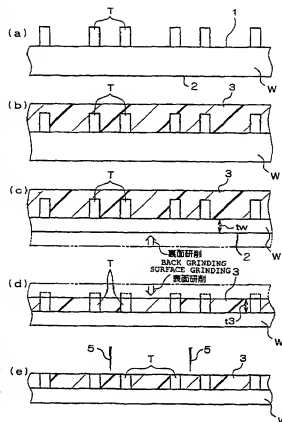
(10) 国際公開番号
WO 01/15223 A1

- (51) 国際特許分類: H01L 23/12, 25/04, 21/301, 21/304 (71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都府京都市右京区西院清崎町21番地 Kyoto (JP).
- (21) 国際出願番号: PCT/JP00/05596 (72) 発明者; および (75) 発明者/出願人 (米国についてのみ): 柴田和孝 (SHI-BATA, Kazutaka) [JP/JP]; 〒615-8585 京都府京都市右京区西院清崎町21番地 ローム株式会社内 Kyoto (JP).
- (22) 国際出願日: 2000年8月22日 (22.08.2000) (74) 代理人: 亀井弘勝 (KAMEI, Hirokatsu); 〒541-0054 大阪府大阪市中央区南本町4丁目5番20号 住宅金融公庫・住友生命ビル12F あい特許事務所内 Osaka (JP).
- (25) 国際出願の言語: 日本語 (81) 指定国 (国内): KR, US.
- (26) 国際公開の言語: 日本語 (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
- (30) 優先権データ: 23 April 2001
特願平11/235619 1999年8月23日 (23.08.1999) JP
特願平11/235620 1999年8月23日 (23.08.1999) JP
特願平11/257589 1999年9月10日 (10.09.1999) JP
特願平11/292703 1999年10月14日 (14.10.1999) JP

[続表有]

(54) Title: SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURE THEREOF

(54) 発明の名称: 半導体装置およびその製造方法



(57) Abstract: A method of manufacturing a semiconductor device provided with bump electrodes on the surface of a semiconductor substrate. The method includes the steps of forming bump electrodes on the surface of a semiconductor substrate, forming a protective resin layer over the whole surface area of the semiconductor substrate having the bump electrodes, grinding the back of the semiconductor substrate to reduce the thickness of the semiconductor substrate, and grinding the surface of the semiconductor substrate to expose the bump electrodes.

[続表有]

WO 01/15223 A1